

GUJARAT TECHNOLOGICAL UNIVERSITY
DIPLOMA ENGINEERING – SEMESTER- VI EXAMINATION –Summer- 2019

Subject Code: 3361104**Date: 14-05-2019****Subject Name: Vlsi****Time: 10:30 AM to 01:00 PM****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of only simple calculator is permitted in Mathematics.
6. English version is authentic.

Q.1

Answer any seven out of ten. દશમાંથી કોઈપણ સાતના જવાબ આપો.

14

1. Give the full names of the following: 1)VHDL 2)FPGA
૧. આખું નામ લખો: ૧) VHDL ૨)FPGA
2. Draw the symbol of nMOS and pMOS.
૨. nMOS અને pMOSનો સિમ્બોલ દોરો.
3. Define: 1)Regularity 2)Locality
૩. વ્યાખ્યા આપો: ૧)રેગ્યુલારિટી ૨)લોકાલીટી
4. What is the difference between E-MOSFET and D-MOSFET?
૪. E-MOSFET અને D-MOSFET વચ્ચેનો તફાવત સમજાવો.
5. What is the Pinch Off Point in the MOSFET?
૫. MOSFETમાં પીચ ઓફ પોઈન્ટ એટલે શું?
6. What is Yield in design quality of VLSI chip? Give the name of its types.
૬. યીલ્ડ શું છે? એના પ્રકારોના નામ લખો.
7. Draw the symbol of CMOS.
૭. CMOSનો સિમ્બોલ દોરો.
8. Explain AOI gates logic in brief.
૮. AOI ગેટ લોજિક ટૂંકમાં સમજાવો.
9. Write down an entity for AND gate in VHDL code.
૯. VHDL કોડ દ્વારા AND ગેટની entity લખો.
10. Explain the VHDL code execution types.
૧૦. VHDL કોડના એક્ઝીક્યુશનના પ્રકારો લખો.

Q.2

- (a) Draw the comparative diagram of Semi-Custom and Full-Custom design style and differentiate it in detail. **03**

પ્રશ્ન. ૨ (અ) Semi-Custom અને Full-Custom ડીઝાઈન સ્ટાઈલ ડાયગ્રામ દોરો અને તેનો તફાવત લખો. **૦૩**

OR

- (a) Explain the working of CMOS inverter. **03**
(અ) CMOS inverterની કાર્યપદ્ધતિ સમજાવો. **૦૩**
- (b) Draw and explain 'Y' chart. **03**
(બ) 'Y' ચાર્ટ દોરો અને સમજાવો. **૦૩**

OR

- (b) Explain Resistive Load nMOS Inverter. **03**
 (બ) રેસિસ્ટિવ લોડ nMOS Inverter સમજાવો. **૦૩**
 (c) Write down short note on FPGA. **04**
 (ક) FPGA પર ટુકનોન્ધ લખો. **૦૪**

OR

- (c) Write down short note on Gate Array. **04**
 (ક) Gate Array પર ટુકનોન્ધ લખો. **૦૪**
 (d) Explain Depletion Load nMOS Inverter. **04**
 (ડ) ડેપ્લેશન લોડ nMOS Inverter સમજાવો. **૦૪**

OR

- (d) What is the Rise time and Fall time for an Inverter? Explain in detail with necessary figure. **04**
 (ડ) Inverterમાં Rise time અને Fall time શું છે? આકૃતિ સાથે સમજાવો. **૦૪**

Q.3
પ્રશ્ન. ૩

- (a) Explain OAI gates logic with diagram in detail. **03**
 (અ) OAI ગેઈટ લોજિક આકૃતિ સાથે સમજાવો. **૦૩**

OR

- (a) Explain Cascaded CMOS inverter in detail. **03**
 (અ) Cascaded CMOS inverter સમજાવો. **૦૩**
 (b) Write down short note on Concept of “Design Hierarchy”. **03**
 (બ) Concept of “Design Hierarchy” પર ટુકનોન્ધ લખો. **૦૩**

OR

- (b) Explain the behavior of basic bistable element. **03**
 (બ) બેઝિક bistable elementનું બિહેવીયર સમજાવો. **૦૩**
 (c) Implement MOS logic of two input NOR gate with depletion nMOS load. **04**
 (ક) ડેપ્લેશનલોડ nMOS Inverter સાથે MOS લોજિક બે ઈનપુટ NOR gate બનાવો. **૦૪**

OR

- (c) Implement MOS logic of two input NAND gate with depletion nMOS load. **04**
 (ક) ડેપ્લેશન લોડ nMOS Inverter સાથે MOS લોજિક બે ઈનપુટ NAND gate બનાવો. **૦૪**
 (d) Explain CMOS two input NAND gate circuit. **04**
 (ડ) CMOS બે ઈનપુટ NAND gate સર્કિટ સમજાવો. **૦૪**

OR

- (d) Write down short note on standard cell based design. **04**
 (ડ) Standard cell based design પર ટુકનોન્ધ લખો. **૦૪**

Q.4
પ્રશ્ન. ૪

- (a) Write down a VHDL code for 4:1 multiplexor. **03**
 (અ) 4:1 મલ્ટીપ્લેક્સર માટે VHDL કોડ લખો. **૦૩**

OR

- (a) Explain CMOS two input NOR gate circuit. **03**
 (અ) CMOS બે ઈનપુટ NOR gate સર્કિટ સમજાવો. **૦૩**
 (b) Write down a VHDL code for half adder circuit. **04**
 (બ) હાફ એડર સર્કિટ માટે VHDL કોડ લખો. **૦૪**

OR

- (b) Write down a VHDL code for half subtractor circuit. **04**
 (બ) હાફ સબટ્રેક્ટર સર્કિટ માટે VHDL કોડ લખો. **૦૪**
 (c) Explain the MOS system under External Bias condition with figures. **07**

	(ક) External Bias conditionની નીચે MOS system આકૃતિ સાથે સમજાવો.	૦૭
Q.5	(a) Realize $Z = (X+Y)W + D$ using CMOS logic.	04
પ્રશ્ન. ૫	(અ) CMOS logicનો ઉપયોગ કરીને $Z = (X+Y)W + D$ બનાવો.	૦૪
	(b) Give the name of different program methodologies in VHDL and explain any one.	04
	(બ) VHDL program methodologies અલગ અલગ નામ આપો અને કોઈ પણ એક સમજાવો.	૦૪
	(c) Write down a VHDL code for XNOR gate.	03
	(ક) XNOR gate માટે VHDL કોડ લખો.	૦૩
	(d) Explain in detail Noise Margin and Noise Immunity.	03
	(ડ) નોઈસ માર્જિન અને નોઈસ ઇમ્યુનીટી વિસ્તારથી સમજાવો.	૦૩

GTUQuestionPapers.com