

**GUJARAT TECHNOLOGICAL UNIVERSITY**  
**DIPLOMA ENGINEERING – SEMESTER-6 EXAMINATION –WINTER- 2019**

**Subject Code:3361104****Date: 15-11-2019****Subject Name: VLSI****Time:02:30 PM TO 05:00 PM****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of only simple calculator is permitted in Mathematics.
6. English version is authentic.

**Q.1**

Answer any seven out of ten. દર્શમાંથી કોઇપણ સાતના જવાબ આપો.

**14**

1. Draw the symbol of N Channel and P channel MOSFET.
૧. N ચેનલ MOSFET and P ચેનલ MOSFETના પ્રતીક દોરો.
2. Define terms : (1) pinch-off point (2) Threshold Voltage.
૨. વ્યાખ્યા આપો. (1) Pinch off પોઇન્ટ (2) Threshold વોલ્ટેજ
3. Differentiate Enhancement and Depletion type MOSFET.
૩. એન્હાન્સમેન્ટ અને ડીપ્લેસન ટાઇપ MOSFETનો તફાવત આપો.
4. Draw the construction of P channel MOSFET.
૪. P ચેનલ MOSFETનું બાંધકામ દોરો.
5. Define Noise margin with diagram.
૫. Noise માર્જીન ડાયાગ્રામ સાથે વ્યાખ્યા આપો.
6. Define CMOS Circuit.
૬. CMOS સર્કીટની વ્યાખ્યા આપો.
7. Difference between Combinational and Sequential Circuit.
૭. Combinational અને Sequential સર્કીટનો તફાવત આપો.
8. Explain CASE statement in VHDL.
૮. CASE સ્ટેટમેન્ટ VHDLથી સમજાવો.
9. Write an entity for NOR Gate circuit in VHDL.
૯. NOR ગેટ સર્કીટ માટે ENTITYનો VHDL કોડ લખો.
10. Write the VHDL Code for AND gate.
૧૦. AND ગેટ માટે VHDL કોડ લખો.

**Q.2****પ્રશ્ન. ૨**

- (a) Explain concept of Design Hierarchy.
- (અ) ડિઝાઇન Hierarchyનો ખ્યાલ સમજાવો.

**03****03****OR**

- (a) Draw and Explain Accumulation region in MOS Structure under External bias.
- (અ) એક્યુમુલેશન પ્રદેશ MOS સ્ટ્રક્ચરનો External બાયસ હેઠળ દોરો અને સમજાવો.
- (b) Draw and Explain VLSI design flow in brief.
- (બ) VLSI ડિઝાઇન ફ્લો સંક્ષિપ્તમાં દોરો અને સમજાવો.

**03****03****03****03****OR**

	(b)	Draw and explain energy band diagram of MOS System.	03
	(બ)	MOS સીસ્ટમનો એનર્જી બેન્ડ ડાયાગ્રામ દોરો અને સમજાવો.	૦૩
	(c)	Write VHDL code for S R Flip Flop.	04
	(ક)	S R ફ્લોપ ફ્લોપ માટે VHDL કોડ લખો.	૦૪
		OR	
	(c)	Write VHDL code for T Flip Flop.	04
	(ક)	T ફ્લોપ ફ્લોપ માટે VHDL કોડ લખો.	૦૪
	(d)	Draw and Explain Gate Array Design Style of VLSI.	04
	(ડ)	ગેટ એરે ડિઝાઇન VLSIની દોરો અને સમજાવો.	૦૪
		OR	
	(d)	Draw and Explain operation of Linear and Saturation region of MOSFET.	04
	(ડ)	MOSFETના લીનીયર અને સેચ્યુરેશન પ્રદેશની કામગીરી દોરો અને સમજાવો.	૦૪
<b>Q.3</b>	(a)	Draw and Explain operation of CMOS inverter.	03
<b>પ્રશ્ન. ૩</b>	(અ)	CMOS ઇન્વર્ટરની કામગીરી દોરો અને સમજાવો.	૦૩
		OR	
	(a)	Draw and Explain Depletion load NMOS Inverter.	03
	(અ)	ડીપ્લેસન લોડ NMOS ઇન્વર્ટર દોરો અને સમજાવો.	૦૩
	(b)	Implement CMOS circuit of EX OR gate function.	03
	(બ)	CMOS સર્કીટથી EX OR ગેટ ફંક્શનનું અમલીકરણ કરો.	૦૩
		OR	
	(b)	Implement the logic function $X = ((AB + CD)E)'$ using NMOS Load.	03
	(બ)	$X = ((AB + CD)E)'$ લોજિક ફંક્શન NMOS લોડની મદદથી અમલીકરણ કરો.	૦૩
	(c)	Write VHDL code for 4 to 1 Multiplexer.	04
	(ક)	4 to 1 Multiplexer માટે VHDL કોડ લખો.	૦૪
		OR	
	(c)	Write VHDL code for 2 to 4 Decoder.	04
	(ક)	2 to 4 ડીકોડર માટે VHDL કોડ લખો.	૦૪
	(d)	Write VHDL code for 4 bit Parallel adder.	04
	(ડ)	4 બીટ પેરેલલ એડર માટે VHDL કોડ લખો.	૦૪
		OR	
	(d)	Write VHDL code for UP Counter	04
	(ડ)	UP Counter માટે VHDL કોડ લખો.	૦૪
<b>Q.4</b>	(a)	Write the VHDL Code for Half Subtractor.	03
<b>પ્રશ્ન. ૪</b>	(અ)	હાફ સબટ્રેક્ટર માટે VHDL કોડ લખો.	૦૩
		OR	
	(a)	Explain Data flow model example with VHDL.	03
	(અ)	ડેટા ફ્લો મોડેલ ઉદાહરણ સાથે VHDLમાં સમજાવો.	૦૩
	(b)	Draw and Explain Clocked S R Latch circuit based on NOR gate.	04
	(બ)	ક્લોક S R લેચ સર્કીટ NOR ગેટ આધારિત દોરો અને સમજાવો.	૦૪
		OR	
	(b)	Draw and Explain clocked NOR gate based J K latch circuit.	04
	(બ)	ક્લોક J K લેચ સર્કીટ NOR ગેટ આધારિત દોરો અને સમજાવો.	૦૪
	(c)	Draw & explain CMOS SR Latch circuit using NAND and NOR gate.	07

- (ક) CMOS SR લેય સરકીટ NOR ગેટ અને NAND ગેટની મદદથી દોરો અને સમજાવો. ૦૭
- Q.5** (a) Draw and Explain Resistive load inverter. 04  
**પ્રશ્ન. ૫** (અ) Resistive લોડ ઇન્વર્ટર સરકીટ દોરો અને સમજાવો. ૦૪  
(b) Write the VHDL Code for Half Adder. 04  
(બ) હાફ એડર માટે VHDL કોડ લખો. ૦૪  
(c) Draw and Explain VTC of N MOS Inverter. 03  
(ક) N MOS ઇન્વર્ટરનો VTC દોરો અને સમજાવો. ૦૩  
(d) Draw and explain Two input NOR gate with Depletion NMOS load. 03  
(ડ) બે ઇનપુટ NOR ગેટ ડીપ્લેસન NMOS લોડ સાથે દોરો અને સમજાવો. ૦૩

\*\*\*\*\*

GTUQuestionPapers.com