

**GUJARAT TECHNOLOGICAL UNIVERSITY**  
DIPLOMA ENGINEERING- SEMESTER -6 (NEW) EXAMINATION - WINTER-2020

**Subject Code: 3361104****Date: 15-02-2021****Subject Name: Vlsi****Time: 02:30 PM TO 04:30 PM****Total Marks: 56****Instructions:**

1. Attempt any FOUR Questions from Q.1 to Q.5.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of only simple calculator is permitted in Mathematics.
6. English version is authentic.

**Q.1**

Answer any seven out of ten. દશમાંથી કોઈપણ સાતના જવાબ આપો.

**14**

1. Define Hierarchy.
૧. હાઈરાર્કી ની વ્યાખ્યા આપો.
2. Define pinch-off point for MOSFET.
૨. MOSFET માટે પીંચ-ઓફ પોઈન્ટ ની વ્યાખ્યા આપો.
3. Draw symbol of nMOS for enhancement type MOSFET.
૩. એન્હેન્સમેન્ટ ટાઈપ MOSFET ના સિમ્બોલ દોરો.
4. Draw VTC for generalized inverter.
૪. જનરલાઈઝ ઈન્વરટર ની VTC દોરો.
5. Define  $V_{IL}$  &  $V_{IH}$ .
૫.  $V_{IL}$  &  $V_{IH}$  ની વ્યાખ્યા આપો.
6. Draw OAI logic.
૬. OAI લોજિક દોરો.
7. Write entity for OR gate in VHDL code.
૭. VHDL કોડ દ્વારા OR ગેટ ની એન્ટીટી લખો.
8. Explain IF statement in VHDL.
૮. VHDL માં IF સ્ટેટમેન્ટ સમજાવો.
9. Explain CASE statement in VHDL.
૯. VHDL માં CASE સ્ટેટમેન્ટ સમજાવો.
10. Implement XOR function using CMOS.
૧૦. CMOS ના ઉપયોગ થી XOR ફંક્શન અમલીકરણ કરો.

**Q.2**

પ્રશ્ન. ૨

- (a) Draw and explain Y-chart.
- (અ) Y-ચાર્ટ દોરો અને સમજાવો.

**03****૦૩**

OR

- (a) Define: 1) Regularity 2)Modularity 3)Locality
- (અ) વ્યાખ્યા આપો: 1) Regularity 2)Modularity 3)Locality
- (b) Compare semi-custom and full-custom design methodologies.
- (બ) સેમી-કસ્ટમ અને ફૂલ કસ્ટમ ડીઝાઈન મેથોડોલોજી સરખાવો.

**03****૦૩****03****૦૩**

OR

- (b) Explain standard cell based design style. **03**  
 (બ) સ્ટાન્ડર્ડ સેલ બેઝડ ડીઝાઇન સ્ટાઇલ સમજાવો. **૦૩**  
 (c) Explain gradual channel approximation. **04**  
 (ક) ગ્રેજ્યુઅલ ચેનલ એપ્રોક્ષીમેસન સમજાવો. **૦૪**

OR

- (c) Draw and explain two input NOR gate using CMOS. **04**  
 (ક) CMOS ના ઉપયોગથી બે-ઇનપુટ NOR ગેટ દોરો અને સમજાવો. **૦૪**  
 (d) Explain noise immunity and noise margin. **04**  
 (ડ) નોઇઝ ઇમ્યુનીટી અને નોઇઝ માર્જિન સમજાવો. **૦૪**

OR

- (d) Draw and explain resistive load inverter. **04**  
 (ડ) રેસીસ્ટીવ લોડ ઇન્વર્ટર દોરો અને સમજાવો. **૦૪**

**Q.3**  
**પ્રશ્ન. 3**

- (a) Draw and explain enhancement load inverter. **03**  
 (અ) એન્હેન્સમેન્ટ લોડ ઇન્વર્ટર દોરો અને સમજાવો. **૦૩**

OR

- (a) Draw and explain depletion load inverter. **03**  
 (અ) ડીપ્લેસન લોડ ઇન્વર્ટર દોરો અને સમજાવો. **૦૩**  
 (b) Implement two input NOR gate using depletion load nMOS **03**  
 (બ) ડીપ્લેસન લોડ nMOS ના ઉપયોગ થી બે-ઇનપુટ NOR ગેટનું અમલીકરણ કરો. **૦૩**

OR

- (b) Write VHDL code for full adder. **03**  
 (બ) ફૂલ એડર માટે VHDL કોડ લખો. **૦૩**  
 (c) Explain CMOS inverter with voltage transfer characteristic. **04**  
 (ક) CMOS ઇન્વર્ટર વોલ્ટેજ ટ્રાન્સફર ક્ષેત્રસ્થિતિક સાથે સમજાવો. **૦૪**

OR

- (c) Draw and explain NOR based Clocked SR latch using CMOS. **04**  
 (ક) CMOS ના ઉપયોગ થી NOR બેઝડ ક્લોકેડ SR લેચ દોરો અને સમજાવો. **૦૪**  
 (d) Implement Boolean function  $Z=(ABC+DE)'$  using CMOS **04**  
 (ડ) CMOS ના ઉપયોગ થી  $Z=(ABC+DE)'$  બુલિયન ફંક્શન નું અમલીકરણ કરો. **૦૪**

OR

- (d) Implement Boolean function  $Z=[A(D+E)+BC]'$  **04**  
 (ડ) CMOS ના ઉપયોગ થી  $Z=[A(D+E)+BC]'$  બુલિયન ફંક્શન નું અમલીકરણ કરો. **૦૪**

**Q.4**  
**પ્રશ્ન. 4**

- (a) Write VHDL code for AND gate. **03**  
 (અ) AND ગેટ માટે VHDL કોડ લખો. **૦૩**

OR

- (a) Write VHDL code for NAND gate. **03**  
 (અ) NAND ગેટ માટે VHDL કોડ લખો. **૦૩**  
 (b) Write VHDL code for D flip-flop. **04**  
 (બ) D ફ્લિપ-ફ્લોપ માટે VHDL કોડ લખો. **૦૪**

OR

- (b) Write VHDL code for 2 to 4 decoder **04**  
 (બ) ૨ TO 4 ડીકોડર માટે VHDL કોડ લખો. **૦૪**  
 (c) Explain different condition of MOS under external bias. **07**  
 (ક) એક્ષ્ટરનલ બાયસ ને કારણે MOSમાં ઉદભવતી અલગ અલગ અસર સમજાવો. **૦૭**

<b>Q.5</b>	(a) Write short note on FPGA.	<b>04</b>
<b>પ્રશ્ન. ૫</b>	(અ) FPGA પર ટૂંક નોંધ લખો.	<b>૦૪</b>
	(b) Write VHDL code for Half-adder circuit.	<b>04</b>
	(બ) હાફ-એડર સર્કિટ માટે VHDL કોડ લખો.	<b>૦૪</b>
	(c) Write VHDL code for 2:1 multiplexer.	<b>03</b>
	(ક) ૨:૧ મલ્ટીપ્લેક્સર માટે VHDL કોડ લખો.	<b>૦૩</b>
	(d) Draw and explain AOI.	<b>03</b>
	(ડ) AOI લોજિક દોરો અને સમજાવો.	<b>૦૩</b>

\*\*\*\*\*

GTUQuestionPapers.com